

明 細 書

振動型圧電加速度センサ

技術分野

- [0001] 本発明は加速度、車両等の移動体の姿勢制御および制御システムに用いられる振動型圧電加速度センサ(以後VASという)に関する。

背景技術

- [0002] 図7は従来の加速度センサの構成を示した断面図である。図7に示すように、チップ1には、その裏面にダイヤフラム2が形成されると共に、ダイヤフラム2が形成された部分の表面に複数個の感歪抵抗3が設けられている。また、チップ1の表面の他の部分には、加速度演算用の半導体集積回路と、この半導体集積回路の特性調整用の薄膜抵抗4が設けられ、感歪抵抗3の上を除き少なくとも薄膜抵抗4の上を含む部分に保護膜5が形成されている。チップ1の裏面にはガラス製の重り6が接合されている。
- [0003] このように構成された従来の加速度センサは、加速度が加わると重り6に応力が作用し、この応力による感歪抵抗3の変化によって加速度を検出する。2軸検知を行う場合には、同じものを2個用いて直交配置することによって検知するようにしている。なお、このような従来の加速度センサの例が特開平5-288771号公報(文献1)に開示されている。
- [0004] また、他の従来の加速度センサの例が、特開平5-80075号公報(文献2)に開示されている。図8はその加速度センサの構成を示したブロック図である。図8に示すように、加速度Gに対応した信号を出力する圧電体素子11、圧電体素子11から出力された信号を変換するインピーダンス変換手段12、インピーダンス変換手段12から出力された信号の不要な信号を除去するフィルタ手段13、フィルタ手段13から出力された必要な信号を増幅する増幅手段14、外部から入力されるタイミング信号の同期に同期した交流信号を出力する交流信号出力手段16、交流信号出力手段16と圧電体素子11の間に直列接続されたコンデンサ17などから構成されている。
- [0005] このように構成された従来の加速度センサから出力された電圧信号は、マイクロコンピュータからなる測定・演算手段18及び制御手段15に取り込まれるように構成され

ている。2軸検知を行う場合には、同じものを2個用いて直交配置することによって検知するようにしている。

[0006] しかしながら文献1の加速度センサでは、半導体抵抗歪式は数%の抵抗値の変化を判断するものであるが、抵抗値変動も大きいために信号処理回路の温度変化の影響を受けて正確な加速度検知ができないという課題がある。

[0007] また、文献2の圧電体素子を用いて変位速度を検出する構成のものでは、その検出構造から静的な重力加速度等の成分検出は困難であり、また、2軸検知においては検知部を2個用いることからコストアップやバラツキの要因になるという課題を有している。

発明の開示

[0008] 本発明は、フレームと、フレームに直線上に対向して設けられた1組の振動板と、振動板上に順次積層形成された下部電極、圧電薄膜、上部電極と、各振動板の近接する一端側を夫々保持する支持体と、支持体を直線方向に摺動自在に保持する保持部からなる素子を有し、素子の保持部を介して支持体に伝搬される加速度により振動板が伸縮し、振動板の固有振動周波数の変化から加速度を検出するようにし、かつ、フレームに直線上に対応して設けられた1組の振動板と直交するように1組の振動板を直線上に対向して設けることにより、2軸の加速度を検出するようにした振動型圧電加速度センサを提供する。このようにして、静及び動の加速度検知をノイズ等の環境変化を受けることなく安定した2軸の加速度検出ができ、かつ厳しい温度変化の環境下においても高精度で制御することができる高信頼性の振動型圧電加速度センサを提供できる。

図面の簡単な説明

[0009] [図1]図1は本発明の実施の形態1による振動型圧電加速度センサ(VAS)の素子の構成を示した平面図である。

[図2]図2は本発明の実施の形態1によるVASの振動板の構成を示す斜視図である。

[図3A]図3Aは本発明の実施の形態1によるVASの構成を示す図である。

[図3B]図3Bは本発明の実施の形態1によるVASの構成を示す図である。

[図3C]図3Cは本発明の実施の形態1によるVASの構成を示す図である。

[図3D]図3Dは本発明の実施の形態1によるVASの構成を示す図である。

[図4]図4は本発明の実施の形態1によるVASの2軸検知の構成を示す回路図である。

[図5A]図5Aは本発明の実施の形態1によるVASの製造方法を示す製造工程図である。

[図5B]図5Bは本発明の実施の形態1によるVASの製造方法を示す製造工程図である。

[図5C]図5Cは本発明の実施の形態1によるVASの製造方法を示す製造工程図である。

[図5D]図5Dは本発明の実施の形態1によるVASの製造方法を示す製造工程図である。

[図5E]図5Eは本発明の実施の形態1によるVASの製造方法を示す製造工程図である。

[図5F]図5Fは本発明の実施の形態1によるVASの製造方法を示す製造工程図である。

[図6]図6は本発明の実施の形態2によるVASを用いたエアバック制御システムの構成を示す図である。

[図7]図7は従来の加速度センサの構成を示した断面図である。

[図8]図8は他の従来の加速度センサの構成を示したブロック図である。

符号の説明

- [0010] 20 Si層
 21 基板
 22 SiO₂層(エッチングストッパー)
 23 振動板
 23a, 23b, 23c, 23d 振動板
 23e, 23f, 23g, 23h, 23i アーム
 24 下部電極

- 25 圧電薄膜
- 26 上部電極
- 26a 検出電極
- 26b 駆動電極
- 27 レジスト
- 28 側溝
- 29 ホール
- 30 側孔
- 31 フレーム
- 32, 32a, 32b, 32c, 32d 保持部
- 33 支持体
- 34 基部
- 35 VASの素子
- 36a 検出信号ライン
- 36b 駆動信号ライン
- 38 増幅回路
- 39 F/V変換器
- 40 AGC回路
- 41 VAS装置
- 41a, 41b, 41c, 41d VAS
- 42, 43 差動回路
- 44 車体
- 45, 46 エアーバック装置
- 47 エアーバック開口装置
- 48 運転者
- 49 進行方向

発明を実施するための最良の形態

[0011] 以下、図面を用いて本発明の実施の形態を詳細に説明する。なお、図面は模式図

であり各位置関係を寸法的に正しく示すものではない。

[0012] (実施の形態1)

図1、図2に示すように、フレーム31内には固有振動周波数を有する振動板23a-23dが設けられる。支持体33は振動板23a-23dの固有振動周波数を変化させる。保持部32a-32dはつづら折り状に形成されて支持体33を直線方向に摺動自在に保持する。このような構成にすることにより振動板23a-23dが伸縮自在になり、温度変化の影響を受けることなく加速度を高応答、かつ高精度で検出することができる。

[0013] また、振動板23aは梁状に形成されて両端に基部34を夫々有し、一方の基部34がフレーム31に、他方の基部34が支持体33に支持される構造になっている。そして、支持体33はつづら折り状に形成された保持部32aを介してフレーム31に支持されることにより、直線上を往復運動することができるよう構成されている。なお、ここではフレーム31内に設けられた1つの振動板23aを用いて説明しているが、他の振動板23b-23dについても同様であるため説明を省略する。

[0014] また、アーム23iは基部34から引き出されるように設けられる。アーム23iを設けることにより共振先鋭度が少なくとも2-3倍増加し、この共振先鋭度の増加により検出精度を向上させることができる。また、加速度により高い共振周波数の変化率を得ることができるため、温度変化の影響を受けずに加速度を高精度で検出することができる。

[0015] 以下、図2を用いて、振動板23aを例にしてその構造を詳細に説明する。

[0016] 図2に示すように、振動板23aはSiO₂層22の上に形成されたSi層20と、Si層20の上に形成された下部電極24と、下部電極24の上に形成された圧電薄膜25と、圧電薄膜25の上に形成された上部電極とから構成されている。上部電極は駆動電極26bと検出電極26aとから構成されている。そして、駆動電極26b及び検出電極26aは振動板23aを構成する梁状の中央部に沿ってフレーム31並びに支持体33まで形成されている。この構成により、保持部32aの中央部は最も振動が小さい部分で変位による起電力が発生せず、振動板23aの共振周波数への変調信号が重畳されにくい。ため、振動板23aのみの共振周波数の信号を検出することができる。

[0017] さらに、駆動電極26b及び検出電極26aはフレーム31まで延びた所定部分に取り出し電極(図示せず)を設けて制御回路(図示せず)に取り出される構成としている。

このように、振動しないフレーム31に取り出し電極を設けることにより振動板23aの振動に影響を与えることがないため、温度変化の影響を受けることなく加速度を高精度で検出することができるようになる。

[0018] さらに、駆動電極26b及び検出電極26aは振動板23aの長手方向と直交して振動板23aを等分する中心軸と対称になるように配置した構成としている。このようにして、振動板23aの駆動及び振動板23aからの検出を、振動板23aの有効面積を等分することにより検出感度を最大にすることができる。

[0019] 次に、このように構成された本実施の形態による振動型圧電加速度センサ(VAS)の動作について説明する。図3A-3Dは本実施の形態によるVASの構成を示し、それぞれ振動板23aないし23dを示している。上記図2で示した振動板23aを用いた素子は等価回路35で示している。

[0020] さらに、検出信号ライン36a、駆動信号ライン36b、微弱な信号の増幅及び素子35の振動板23aを駆動する増幅回路38、入力信号の周波数を電圧に変化させるF/V変換器39、増幅回路38の出力信号の電圧レベルを制御するAGC回路40などを有している。また、素子35は本体(図示しない)に素子35のフレーム31を保持するように取り付けられている。

[0021] まず、VAS41aに電源が入力されると、何らかのノイズ等の信号が増幅回路38に入力されて増幅される。そしてこの増幅された信号は駆動信号ライン36bを通して素子35の駆動電極26bに入力されて振動板23aを振動させる。その結果、振動板23aを形成する圧電薄膜25から検出電極26aに電荷が励起され、検出電極26aから検出信号ライン36aを通して増幅回路38に入力される。そしてこの閉ループの動作を繰り返し、固有振動の共振周波数で安定した定常状態となる。その結果、この固有振動の共振周波数信号がF/V変換器39に入力されて所定の電圧に変換される。ここでAGC回路40は、増幅器38から出力される電圧レベルが大きくなり、信号に歪が生じる場合にAGC回路40が動作して誤差なく正確なF/V変換が行えるように制御する。

[0022] ここで、外部から加速度が加わると、フレーム31から保持部32aを介して保持された支持体33が直線上を往復運動する慣性力が加わる。この往復運動により定常状

態で振動する振動板23aが伸縮し、振動板23aの固有振動の共振周波数が変化することになり、この固有振動の共振周波数の変化が加速度に対応して検出されることになる。この構成により、加速度により高い共振周波数の変化率を得ることができるため、温度変化の影響を受けることなく加速度を高精度で検出することができるようになる。

- [0023] なお、上記説明においては振動板23aについてのみ説明したが、他の振動板23b-23dについては夫々図3B-3Dに対応しており、動作説明は同様であるために省略する。
- [0024] また、図4はVAS本体41の構成を示している。VAS41a-41dの出力信号として差動回路42、43により差動出力を得て、X軸方向及びY軸方向の加速度の検出信号とする2軸検知の構成である。差動回路42、43は各素子及び回路特性の変化を差動的にキャンセルするので、更なる安定化を図ることができる。
- [0025] 次に、本実施の形態によるVASの製造方法について説明する。図5A-5Fは本実施の形態によるVASの製造方法を示した製造工程図であり、振動板23aの中央部を断面図で示したものである。
- [0026] まず、図5Aに示すように、Siからなる基板21の上にエッチングをストップさせるためのSiO₂からなるエッチングストッパー22を形成し、エッチングストッパー22の上にSi層20を形成する。なお、基板21の厚みは500 μ m、エッチングストッパー22の厚みは2 μ m、Si層20の厚みは10 μ mとした。
- [0027] 次に、図5Bに示すように、Si層20の上に高周波スパッタリングを用いて厚み50 ÅのTiを形成し、さらに厚み2000 Åの白金を形成して下部電極24を構成する。そしてこの白金の上にPZT(Lead Zirconate Titanate)からなる圧電薄膜25を厚み25 μ m形成し、さらに所定のパターンになるようにメタルマスクを用いて圧電薄膜25の上に蒸着によりTi層を厚み100 Å形成し、同様にこのTi層の上に蒸着により金を厚み3000 Å形成する。このようにして、所定のパターンを有する上部電極26を形成する。そして、エッチング用のマスクとして金の上にレジスト27を形成する。なお、PZTを用いる理由は、加速度により共振周波数変化の高い変換を得ることができるためである。

[0028] 次に、図5Cに示すようにエッチングにより側溝28を形成する。なお、上記振動板23以外に、支持体33と保持部32もSiにより構成することにより、加えた加速度の変化によって振動板23に生じる応力に対応する共振周波数の変化の安定性を向上させることができるようになる。

[0029] 次に、図5Dに示すように、基板21の裏面に所定のパターンのレジスト27を形成し、基板21の裏面をエッチングすることによりホール29を形成する。

[0030] 次に、図5Eに示すように、レジスト27の面から再びエッチングして側孔30を形成した後、さらに裏面のレジスト27を除去する。このようにして図5Fに示すように、薄くかつ梁状に形成した振動板23を作製することができる。

[0031] また、検出感度について、支持体33の上部面または下部面に、更なる質量を付加することにより、支持体33部分の質量が増加し、振動板23aに受ける応力が増大し、加速度に対する振動周波数の変化度合いが大きくなり、検知感度を高めることができる。

[0032] (実施の形態2)

図6は本発明によるVAS41を用いた応用例として、車のエアーステアリングシステムを示している。VAS41を、X軸、Y軸の方向に配置する。制御システムを、車体44、フロントエアーステアリング45、サイドエアーステアリング46、エアーステアリング開口装置47、運転者48を用いて説明する。なお、矢印49は進行方向を示している。

[0033] このように取り付けられた本発明のVAS41は、加速度を制御して車体44の制御を行うものであり、加速度の値があるレベルを超えた場合、加速度の出力信号をエアーステアリング開口装置47によりエアーステアリングを開く信号を出力する。次に、この開く信号をエアーステアリング装置45、46に伝送してエアーステアリングを開くことにより安全な運転制御を可能にしている。

[0034] 例えば、進行方向(X軸方向)の衝突時において加速度が発生した場合にはフロントエアーステアリング45を開く。また、側部に加速度(Y軸方向)が加わった場合には左右方向の加速度による信号でサイドエアーステアリング46を開くことによって人命事故を未然に防ぐことができる。フロントエアーステアリングとサイドエアーステアリングの検知を2軸の加速度検知で行っているために、高いレベルの安全制御を可能にしている。

[0035] なお、本実施の形態によるVAS41は、車体44に対して振動型圧電加速度センサ41が受ける加速度は設置位置によって若干異なるため、振動型圧電加速度センサ41の配置は平均的な加速度の検知を行うという観点から車体44の中央に設けることが望ましい。従って、本実施の形態ではVAS41を車の中央に搭載しているものである。また、車体内における運転者とエアバック装置の位置関係は本実施の形態に限定されるものではない。例えば、運転者が進行方向に対して車体の左側に位置していても本発明の効果が発揮されることはいうまでもない。

産業上の利用可能性

[0036] 本発明によるVASは、加速度により高い共振周波数の変化率を得ることができるため、温度変化の影響を受けずに加速度を高精度で2軸検出することができる。その結果、エアバック制御システムの他に、地球上における重力を静止の加速度検知として利用することができる。そして、静止の加速度検知は傾斜角として検知するセンサとして用いることができ、傾斜角検知により高度を含めた3次元立体型ナビゲーション装置に用いることが可能である。

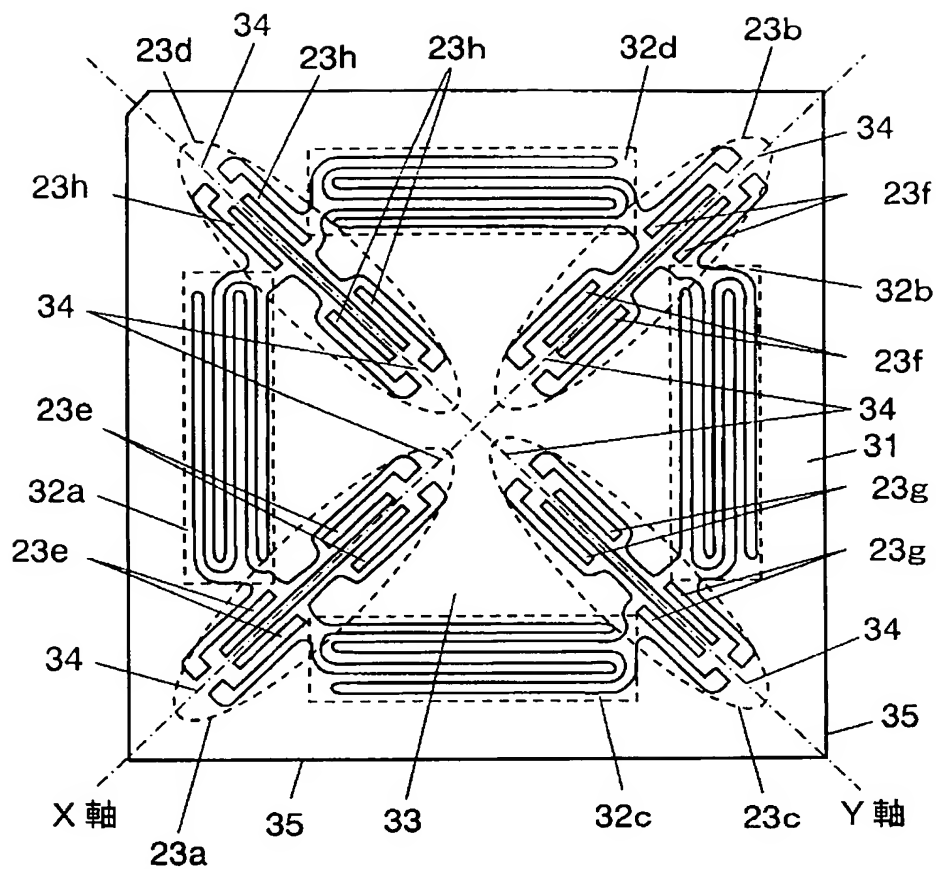
請求の範囲

- [1] フレームと、前記フレームに直線上に対向して設けられた1組の振動板と、前記振動板上に順次積層形成された下部電極、圧電薄膜、上部電極と、前記各振動板の近接する一端側を夫々保持する支持体と、前記支持体を直線方向に摺動自在に保持する保持部からなる素子を有し、前記素子の保持部を介して支持体に伝搬される加速度により前記振動板が伸縮し、前記振動板の固有振動周波数の変化から加速度を検出する振動型圧電加速度センサ。
- [2] 前記フレームに直線上に対向して設けられた1組の振動板と直交するように1組の振動板を直線上に対向して設けることにより、2軸の加速度を検出する請求項1に記載の振動型圧電加速度センサ。
- [3] 前記直線上に対向して設けられた1組の振動板の固有振動周波数の差を加速度信号情報とした請求項1に記載の振動型圧電加速度センサ。
- [4] 前記保持部をつづら折り状の構造として可動自在とした請求項1に記載の振動型圧電加速度センサ。
- [5] 前記振動板、前記支持体、前記保持部を夫々シリコンで構成した請求項1に記載の振動型圧電加速度センサ。
- [6] 前記圧電薄膜をPZTで構成した請求項1に記載の振動型圧電加速度センサ。
- [7] 前記振動板を梁状とし、この一端を前記フレームに、他端を前記支持体に釣られるように保持させた請求項1に記載の振動型圧電加速度センサ。
- [8] 前記振動板上に形成する前記上部電極を前記保持部の梁状の中央部に沿わせて取り出した請求項1に記載の振動型圧電加速度センサ。
- [9] 前記振動板を支持する前記支持体に質量を付加した請求項1に記載の振動型圧電加速度センサ。
- [10] 前記振動板上に形成する上部電極として、検出用電極と駆動用電極を一对で設け、かつ、前記検出用電極と前記駆動用電極は前記振動板の長手方向と直交して前記振動板を等分する中心軸と対称になるように配置した請求項1に記載の振動型圧電加速度センサ。
- [11] 前記検出用電極と前記駆動用電極の取り出し電極を、前記フレーム上に設けた請求

項10に記載の振動型圧電加速度センサ。

- [12] 前記素子を構成する前記フレームを保持するようにして本体を取り付けることにより、
静及び動の加速度を検出するようにした請求項1に記載の振動型圧電加速度センサ
。

[図1]



[図2]

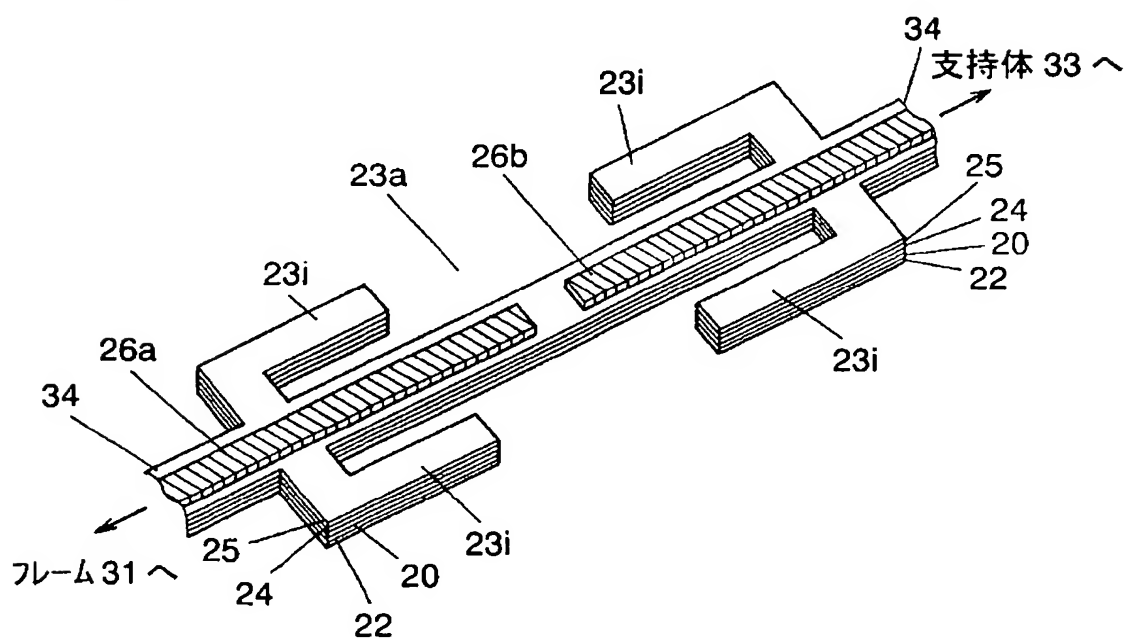


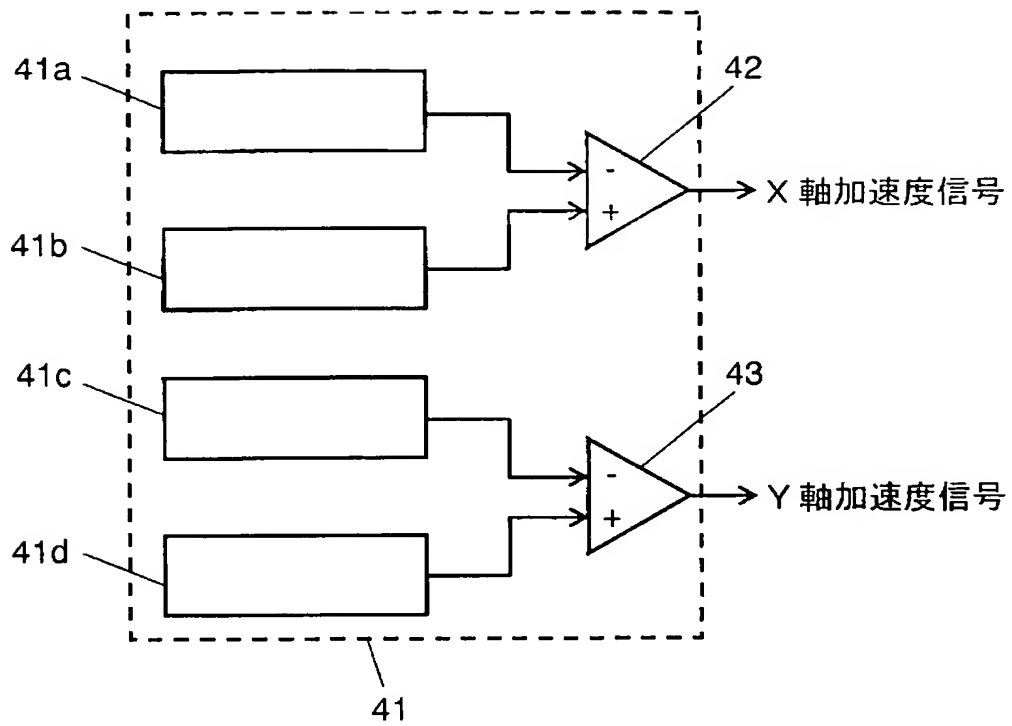
Figure 41a is a block diagram of a differential amplifier circuit 41a. The circuit is enclosed in a dashed box. It features two input nodes, 24 and 25, which are connected to a differential pair of transistors, 35 and 36a. The gates of these transistors are connected to a common-mode feedback circuit consisting of a current source 23a and a feedback loop with a gain block 38 and a feedback element 40. The output of the differential pair is taken from node 26a, which is connected to a load resistor 36b. The output of the feedback loop is taken from node 26b, which is connected to a load resistor 39. The circuit is powered by a supply voltage 24.

The circuit diagram shows a differential amplifier circuit 41b enclosed in a dashed box. It consists of two input transistors 24 and 25, which are part of a differential pair. The gates of these transistors are connected to a common-mode feedback circuit 35, which includes a current source 36a and a current source 36b. The drains of transistors 24 and 25 are connected to a load resistor 38. The output of the differential amplifier is taken from the drain of transistor 24, which is connected to a load resistor 39. The circuit is powered by a supply voltage 26a and a ground connection 26b.

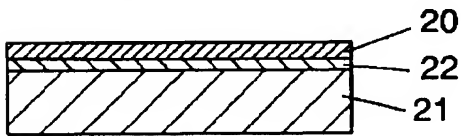
Figure 4 is a block diagram of a differential amplifier circuit 41c. The circuit includes a differential pair of transistors 25, 26a, and 26b. The gates of these transistors are connected to a common gate voltage 23c. The sources of transistors 25 and 26b are connected to a common source voltage 24. The drains of transistors 25 and 26a are connected to a common drain voltage 35. The drains of transistors 26a and 26b are connected to a common drain voltage 36a. The circuit is biased by a current source 38. The output of the differential amplifier is connected to a load resistor 39. The circuit is labeled 41c.

Block diagram of a differential signal processing circuit 41d. The circuit includes a differential pair of transistors 25, with gates 26a and 26b, and sources 24 connected to a common source 23d. The gates are driven by a differential signal 35. The outputs of the transistors are connected to a differential amplifier 38. The amplifier has a feedback path 40 and an output 39. The entire circuit is enclosed in a dashed box 41d.

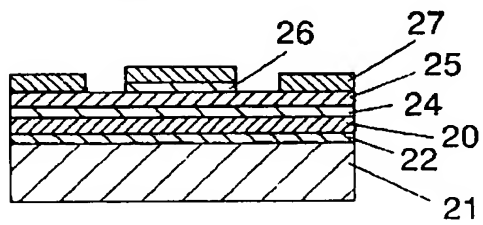
[図4]



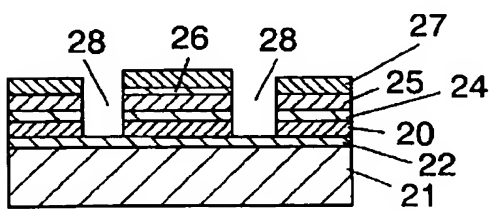
[図5A]



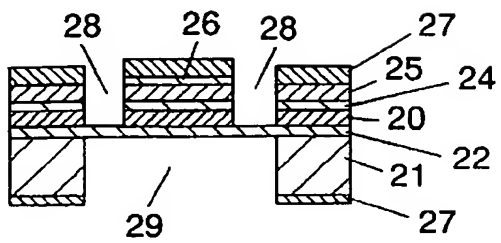
[図5B]



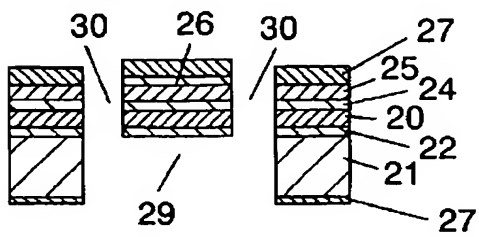
[図5C]



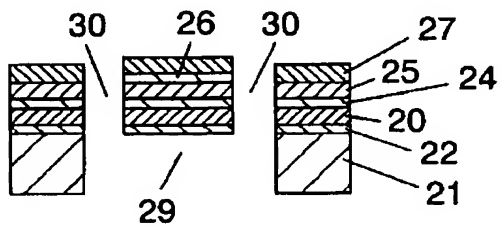
[図5D]



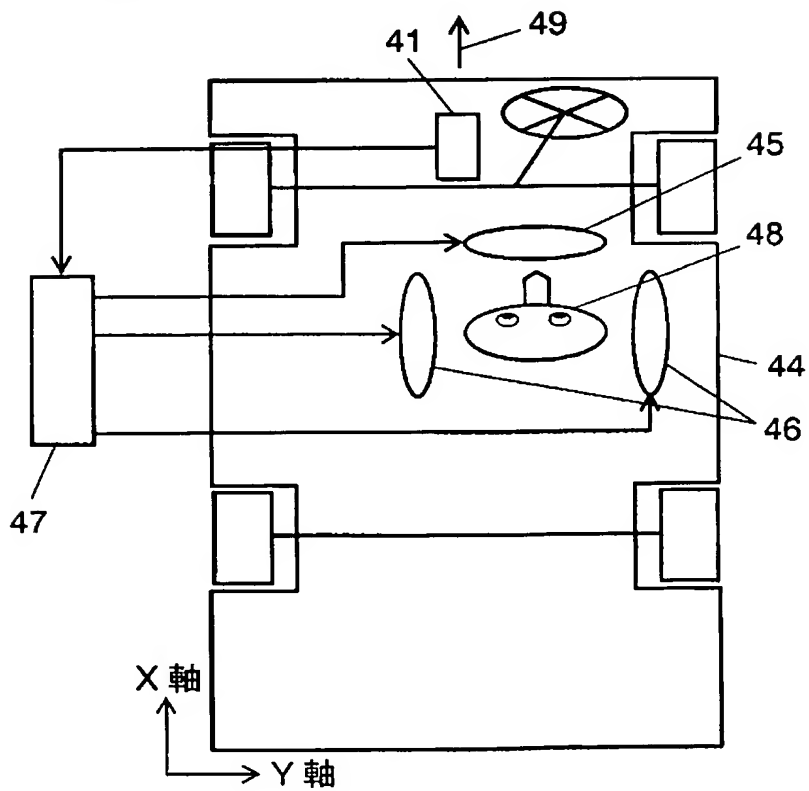
[図5E]



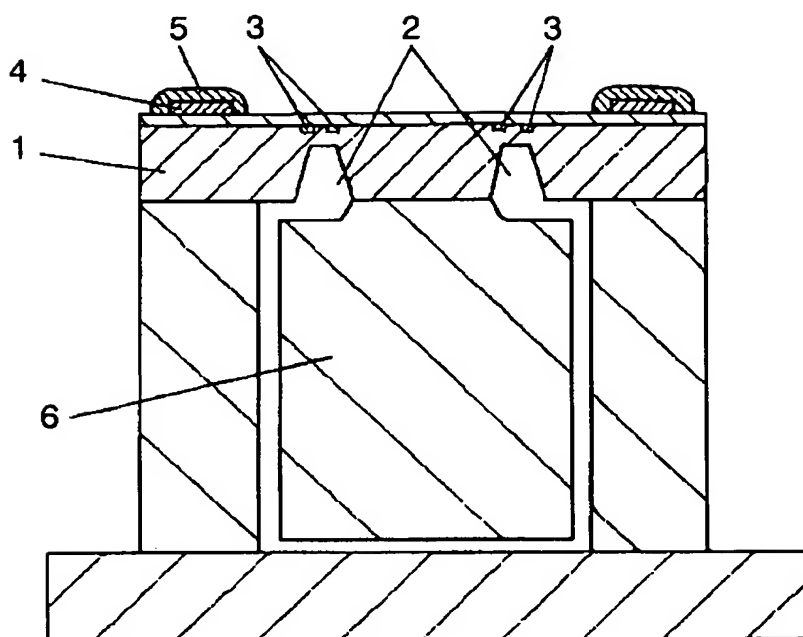
[図5F]



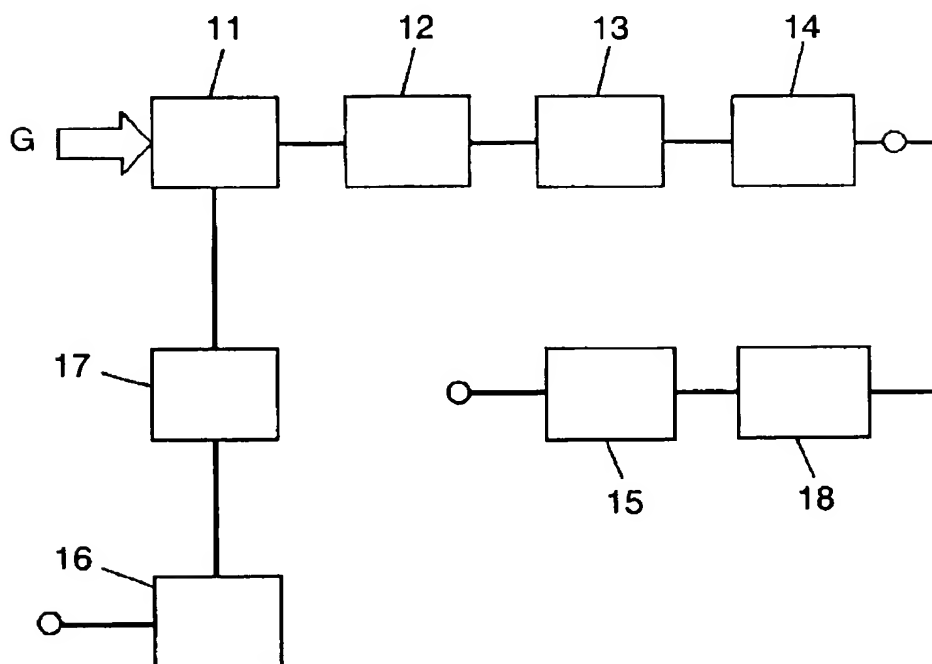
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/002126

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ G01P15/10, 15/18

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl.⁷ G01P15/10, 15/18Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-206141 A (Miyota Co., Ltd.), 28 July, 2000 (28.07.00), Full text (Family: none)	1-12
Y	JP 2-248867 A (Toyo Communication Equipment Co., Ltd.), 04 October, 1990 (04.10.90), Figs. 1 to 2 (Family: none)	1-12
Y	JP 9-196965 A (Murata Mfg. Co., Ltd.), 31 July, 1997 (31.07.97), Par. No. [0020]; Figs. 1 to 6 (Family: none)	1-12

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search
08 April, 2005 (08.04.05)Date of mailing of the international search report
26 April, 2005 (26.04.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/002126

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-243450 A (Victor Company Of Japan, Ltd.), 28 August, 2002 (28.08.02), Par. Nos. [0054] to [0064] (Family: none)	1-12
Y	JP 2000-205862 A (Samsung Electro-Mechanics Co., Ltd.), 28 July, 2000 (28.07.00), Figs. 9, 10 & US 6242276 A & DE 10001361 A	1-12
A	JP 9-211020 A (Matsushita Electric Industrial Co., Ltd.), 15 August, 1997 (15.08.97), Full text (Family: none)	1-12